

MENU

SEARCH

INDEX

JAPANESE

1 / 1

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-100996

(43)Date of publication of application : 19.04.1989

(51)Int.Cl.

H05K 3/46
// H05K 3/34

(21)Application number : 62-257303

(71)Applicant : CANON INC
CANON COMPONENTS KK

(22)Date of filing : 14.10.1987

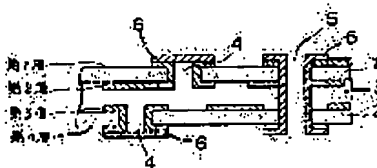
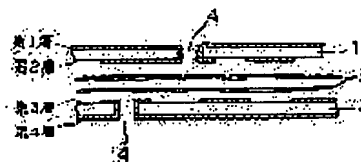
(72)Inventor : TAKAHASHI TAKEO
TOKAI JUZO
IKODA HIROSHI

(54) MULTILAYER PRINTED WIRING BOARD

(57)Abstract:

PURPOSE: To enable stably the superior soldering of terminals of surface mounting device(SMD), and improve the degree of integration and the mounting density of components, by arranging a through hole to connect a land for the SMD and an inner layer pattern, in the land.

CONSTITUTION: A hole is made in a board 1, plating process of wiring material like copper is performed, a through hole 4 and a first and a second layers are formed, and a second layer is subjected to patterning by etching to form an inner layer pattern. In the same manner, a through hole 4, a fourth layer, and the inner layer pattern (third layer) are formed on a board 2. By heating and pressing these boards via prepreg 3, a laminated body is formed. When pattern parts of the first and the fourth layers and a penetrating through hole are masked and subjected to etching, a four-layer printed wiring board is obtained, which has a penetrating through hole 5, and two surface wiring patterns on the surface and the rear. The land of the four-layer printed wiring board manufactured in this manner is capable of soldering of SMD with cream solder 9.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

BEST AVAILABLE COPY

⑨ 日本国特許庁(J P)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平1-100996

⑮ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 平成1年(1989)4月19日

H 05 K 3/46
// H 05 K 3/34

B-7342-5F
B-6736-5F

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 多層プリント配線基板

⑰ 特 願 昭62-257303

⑱ 出 願 昭62(1987)10月14日

⑲ 発 明 者 高 橋 威 夫 埼玉県児玉郡上里町七本木3461番地 キャノンコンポーネンツ株式会社内
⑲ 発 明 者 東 海 重 蔵 埼玉県児玉郡上里町七本木3461番地 キャノンコンポーネンツ株式会社内
⑲ 発 明 者 井 古 田 浩 埼玉県児玉郡上里町七本木3461番地 キャノンコンポーネンツ株式会社内
⑳ 出 願 人 キャノン株式会社 東京都大田区下丸子3丁目30番2号
㉑ 出 願 人 キャノンコンポーネンツ株式会社 埼玉県児玉郡上里町七本木3461番地
㉒ 代 理 人 弁理士 若 林 忠

明 細 書

1. 発明の名称

多層プリント配線基板

2. 特許請求の範囲

表面実装用素子の接続端子を半田付けするためのランドとなる部分を有する表面配線パターンが設けられた表面と、前記ランドとなる部分の中に設けたスルーホールで前記ランドとなる部分と接続される配線パターンが設けられた面とを有するプリント配線基板と、該基板にプリブレイク層を介して積層されたプリント配線基板とを少なくとも有し、これらプリント配線基板が前記スルーホールに前記プリブレイク層の一部が充填されるように積層され、表面実装用ランド部分の表面に銅メッキがほどこされていることを特徴とする多層プリント配線基板。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、表面実装用素子(以下SMDと略す)を実装して用いる多層プリント基板に関す

る。

(従来の技術)

絶縁層を介して層状に積層して得る多層プリント配線基板において、各配線パターン間の接続は、通常絶縁層を部分的に取り除き、その内部に銅等をめっきした孔、いわゆるスルーホールを設けることにより行なわれている。また、特に4つ以下の配線パターンを積層した多層プリント配線基板においては、まず全ての配線パターンを貫通した穴を形成し、次に所望に応じて第1～第4のいずれか2つ以上の配線パターン間を接続する方法が用いられている。

また、例えばチップ部品やフラットパッケージ形IC等のSMDを露出面に有する配線パターン(表面配線パターン)に設けられたSMD用ランド上に半田付けし、かつそのSMDの端子と他の配線パターンとを接続する場合は、前記ランドから若干離れた位置にスルーホールを設けて、その接続を行なっていた。

(発明が解決しようとする問題点)

上述のようにスルーホールをSMD用ランドと離れた位置に設けることは、従来よりプリント配線基板の高集積化や部品搭載密度の向上の妨げになっていた。

以下、従来はスルーホールをSMD用ランドと離れた位置に設けざるを得なかった理由を説明する。

プリント配線基板のランド上にSMDを半田付けする方法としては、通常SMD用ランド上にあらかじめクリーム半田を印刷法等で塗布し、半田の溶解温度の雰囲気中にさらして半田付けする、いわゆるリフロー半田方式が用いられている。例えば、SMD用ランド内にスルーホールを設けた多層プリント配線基板に対してリフロー半田方式によるSMDの半田付けを行なうと、クリーム半田を溶解する工程時に、例えば第4図に示すように溶解したクリーム半田がスルーホール内に流れ込んでしまう。その結果として、半田付けされるべきSMDとランドとの間のクリーム半田の量が不足してしまい、安定した半田付けを行なう

ことができない。また、前記スルーホールが表面から裏面へ貫通したものであると、スルーホール内に流入したクリーム半田が裏面のパターンに流出してそのパターンに悪影響を与える場合があり、そのために裏面のスルーホール付近には溶解したクリーム半田の熱に影響される部品を搭載することができないという部品実装の制限が加わる。

一方、スルーホール内へのクリーム半田の流入を防止する目的で、あらかじめスルーホールを例えばエポキシ系樹脂等の充填物で塞いでおいてリフロー半田を行なった場合でも、充填物とSMDとの間に生じる隙間の空気が熱により膨張して、その圧力によってSMDの半田付け位置がずれるという別の問題が生じるので、表面を平らに充填する必要があるし、また取付穴等が併存する場合には、その取付穴等が充填されない様穴を選択して充填する必要がある、工業的に非常にむずかしい。

以上述べた理由により、従来のスルーホールは

SMD用ランドから若干離れた位置に設けざるを得なかったが、このことはSMDを実装する多層プリント基板の高集積化、部品搭載密度の向上の妨げとなっていた。

本発明は上記問題点に鑑み成されたものであり、その目的は、部品搭載密度の高い高集積な多層プリント配線基板を提供することにある。

(問題点を解決するための手段)

本発明者らは、上記目的を達成すべく鋭意検討を重ねた結果、露出表面に設けられるSMDの端子と、多層基板内部に設けられた、すなわち絶縁装に挟まれた内装配線パターンを接続するためのスルーホールの中に、積層用プリブregの一部を基板積層の際に流入させて、そこに充填することにより、SMD用ランドの中にスルーホールを設けても良好な半田付けを行なうことができる構成を見出し、本発明を完成するに至った。すなわち本発明は、表面実装用素子の接続端子を半田付けするためのランドとなる部分を有する表面配線パターンが設けられた表面と、前記ランドとなる

部分の中に設けたスルーホールで前記ランドとなる部分と接続される配線パターンが設けられた面とを有するプリント配線基板と、該基板にプリブreg層を介して積層されたプリント配線基板とを少なくとも有し、これらプリント配線基板が前記スルーホールに前記プリブreg層の一部が充填されるように積層され、表面実装用ランド部分の表面に銅メッキがほどこされていることを特徴とする多層プリント配線基板である。

本発明の多層プリント配線基板においては、あらかじめ内部配線パターンとの接続が必要なSMDを半田付けするためのランドとなる部分の中にスルーホールを形成しておき、その後プリブregを介して各層を積層する際に、そのプリブregの一部があらかじめ形成しておいたスルーホールの内部に流入し、充填されるようにこれらの積層を行なう。次に貫通スルーホール用メッキをほどこした後、表面層のパターンニングを行なう。この結果、プリブregで充填されたスルーホールが設けられたSMD用ランド内にSMDを半田付けする

際に、通常のSMD用ランドに対する半田付けと同様の良好な半田付けが可能となる。しかも、プリブレグは積層工程において、必然的にスルーホール内部に流入するものであり、スルーホール内部を充填するための特別の工程を必要としないので、製造工程も簡易である。

このように、本発明の多層プリント基板においては、内部配線パターンとの接続が必要なSMDを半田付けするためのランド内にスルーホールを設けるので、高集積化、部品搭載密度の向上をはかることができる。

本発明に用いるプリブレグとしては、多層プリント配線基板に用いられているものであれば用いることができるが、例えば半田リフロー時に変形しない、半田とのマッチングが良いなどの点から $t = 0.1\text{mm}$ 程度のガラス布エポキシ、ガラス布ポリイミド等が好適である。

また、本発明に用いる積層方法としては、例えばガラス布エポキシの場合では $170 \sim 180^\circ\text{C}$ で、 $5\text{kg}/\text{cm}^2$ にて90分位加圧するのが一般的

3を介して第1図に示す順序で 175°C 、 $50\text{kg}/\text{cm}^2$ により約90分加圧する。なお、この時プリブレグ3の一部がスルーホール4内に十分に充填されるような条件で積層する。

上述のようにして得た積層体に必要に応じて貫通した穴をあけ、次に第1層および第4層並びに貫通した穴の内部に銅等の配線用材料のめっき工程を施す。次に、一般的な両面プリント板のボタンニング工程と同様に、第1層、第4層のパターン部及び貫通スルーホールをマスクしてエッチングをほどこせば第2図に示す貫通用スルーホール5ならびに二つの表面配線パターンを表面および裏面に有する本発明の4層プリント配線基板を得ることができる。上述のように、スルーホール4の内部はプリブレグ3の一部が充填しており、かつ表面は銅メッキ6でおおわれている。貫通スルーホール5の内部は銅メッキがほどこされその中部は空洞である。

このようにして作製した本発明の4層プリント配線基板のランドは、第3図に示すように内部に

である。

本発明のスルーホールの位置は、高集積化の点を考慮するならば完全にSMD用ランド内の位置であることが好ましいが、スルーホールが例えば部分的にSMD用ランドの外に位置していても有効である。

(実施例)

以下本発明の実施例を図面を参照しつつ詳細に説明する。

第1図は本発明の4層プリント配線基板の積層工程直前の各種構成部材の部分断面図である。これらの構成部材を用いて以下のようにして多層プリント配線基板を形成できる。

まず、基板1に穴あけ、銅等の配線用材料のめっき工程を施し、スルーホール4および第1層、第2層を形成し、更にエッチングにより第2層をボタンニングして内層パターンを形成する。基板2も同様にスルーホール4、第4層および内層パターン(第3層)を形成し、厚さ 0.1mm 程度のガラス布エポキシより成る二枚のプリブレグ

スルーホールの存在しない一般的なランドと全く同等の表面状態となり、クリーム半田9によるSMD8の半田付けが可能である。

なお、本発明は上述の実施例に限定されるものではない。例えば、上述の実施例の基板2の代りに片面、両面または多層のプリント配線基板を積層しても良いし、第5図に示すように、あらかじめスルーホール10を設けた多層プリント基板をプリブレグ3を介して他のプリント基板と積層しても良い。

(発明の効果)

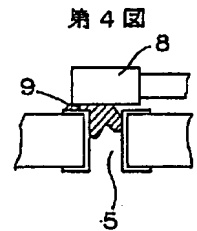
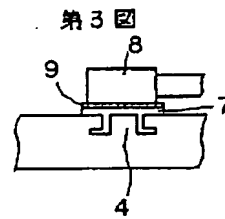
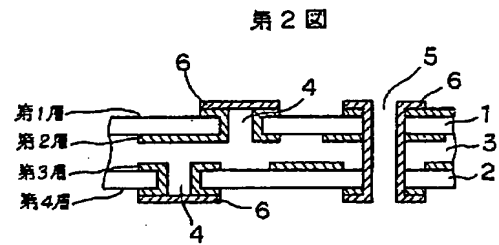
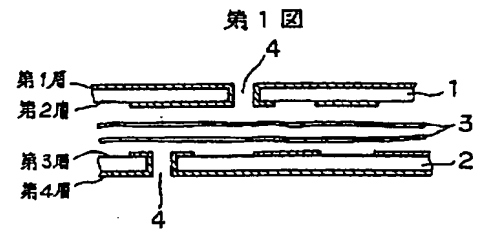
以上説明してきたように、本発明のプリント配線基板では、SMD用ランドと内層パターンを接続するためのスルーホールを前記ランド内に設け、かつSMDの端子の半田付けも安定して良好に行なえるので、高集積化、部品搭載密度の向上を簡易な工程によって実現できる。

4. 図面の簡単な説明

第1図は本発明の実施例の積層工程直前の各種構成部材の部分断面図、第2図および第3図は本

発明の実施例を示す部分断面図、第4図は従来の技術によるプリント配線基板を示す部分断面図、第5図は本発明の他の実施例の積層工程直前の各種構成部材の部分断面図である。

- 1, 2 --- 基板、 3 --- プリブレグ、
- 4, 10 --- スルーホール、
- 5 --- 貫通スルーホール、
- 6 --- 銅等のめっき、
- 7 --- ランド、
- 8 --- 表面実装用素子 (SMD)、
- 9 --- クリーム半田、
- 11 --- 多層プリント配線基板。



特許出願人 キヤノン株式会社
キヤノンコンポーネンツ株式会社
代理人 弁理士 若林 忠

第5図

